

T S2/5/1

2/5/1

DIALOG(R) File 351:Derwent WPI

(c) 2005 Thomson Derwent. All rts. reserv.

012571846 **Image available**

WPI Acc No: 1999-377953/199932

XRPX Acc No: N99-282979

Wiring pattern structure for mounting chip type resistor - includes narrow notches at edge portion of wiring patterns, which are positioned in electroconductive glue coated areas

Patent Assignee: ALPS ELECTRIC CO LTD (ALPS)

Number of Countries: 001 Number of Patents: 001

Patent Family:

Patent No	Kind	Date	Applicat No	Kind	Date	Week
JP 11145595	A	19990528	JP 97313560	A	19971114	199932 B

Priority Applications (No Type Date): JP 97313560 A 19971114

Patent Details:

Patent No	Kind	Lan Pg	Main IPC	Filing Notes
JP 11145595	A	7	H05K-003/32	

Abstract (Basic): JP 11145595 A

NOVELTY - The wiring patterns (3,4) are provided with notches (3b,4b) adjoining the lands (3a,4a). The notches are positioned in electroconductive glue pasted areas (5). The lands are narrower than the width of the wiring pattern.

USE - For mounting chip type resistor, chip type LED.

ADVANTAGE - Improves manufacturing yield and reliability. Improves attachment strength of mounting component greatly. DESCRIPTION OF

DRAWING(S) - The figure shows the printing formation of the resist layer around mounting area. (3,4) Wiring patterns; (3a,4a) Lands; (3b,4b) Notches; (5) Electroconductive glue pasted area.

Dwg.2/13

Title Terms: WIRE; PATTERN; STRUCTURE; MOUNT; CHIP; TYPE; RESISTOR; NARROW; NOTCH; EDGE; PORTION; WIRE; PATTERN; POSITION; ELECTROCONDUCTING; GLUE; COATING; AREA

Derwent Class: U11; V04

International Patent Class (Main): H05K-003/32

International Patent Class (Additional): H01L-023/28; H05K-001/18;

H05K-003/12; H05K-003/28

File Segment: EPI

?

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平11-145595

(43) 公開日 平成11年(1999) 5月28日

(51) Int.Cl.⁵

識別記号

F I

H 0 5 K 3/32

H 0 5 K 3/32

B

H 0 1 L 23/28

H 0 1 L 23/28

C

H 0 5 K 1/18

H 0 5 K 1/18

J

3/12

6 1 0

3/12

6 1 0 A

3/28

3/28

G

審査請求 未請求 請求項の数 5 O L (全 7 頁) 最終頁に続く

(21) 出願番号

特願平9-313560

(22) 出願日

平成9年(1997)11月14日

(71) 出願人 000010098

アルプス電気株式会社

東京都大田区雪谷大塚町1番7号

(72) 発明者 渡辺 靖

東京都大田区雪谷大塚町1番7号 アルプス電気株式会社内

(72) 発明者 橋田 淳二

東京都大田区雪谷大塚町1番7号 アルプス電気株式会社内

(74) 代理人 弁理士 武 顕次郎 (外2名)

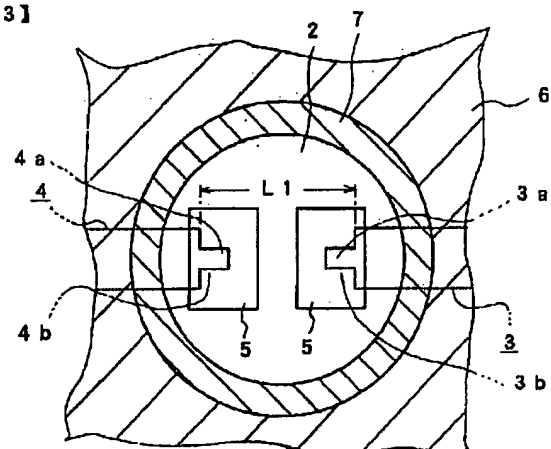
(54) 【発明の名称】 表面実装部品の実装構造

(57) 【要約】

【課題】 配線パターンの絶縁性基板からの剥離を防止できる表面実装部品の実装構造を提供する。

【解決手段】 絶縁性基板2に導電性ペーストを印刷形成してなる配線パターン3、4の端部に切欠き部3b、4bを設けてパターン幅よりも狭いランド部3a、4aとなし、これらランド部3a、4a上と各ランド部3a、4aの周囲で切欠き部3b、4bを含む領域に導電性接着剤5を印刷した後、チップ部品1の両端の電極1a、1bをそれぞれランド部3a側の導電性接着剤5上とランド部4a側の導電性接着剤5上に載置した状態で、導電性接着剤5を硬化させることにより、導電性接着剤5を介して電極1a、1bとランド部3a、4aとを電気的かつ機械的に接続させた。

【図3】



【特許請求の範囲】

【請求項1】 合成樹脂製の絶縁性基板上に導電性ペーストを印刷形成してなる複数の配線パターンの端部どうしが、所定の間隔を存して配置されたランド部となっており、これらのランド部上に、前記導電性ペーストよりも導電性フィラーの混入率が低い導電性接着剤を介して、表面実装部品の端子部を電氣的かつ機械的に接続する実装構造において、前記配線パターンに前記ランド部と隣接する切欠き部を設け、この切欠き部を前記導電性接着剤の塗布領域に含ませたことを特徴とする表面実装部品の実装構造。

【請求項2】 請求項1の記載において、前記配線パターンの端部に該配線パターンのパターン幅よりも狭い幅狭部を設け、この幅狭部を前記ランド部としたことを特徴とする表面実装部品の実装構造。

【請求項3】 請求項2の記載において、前記表面実装部品の一侧に形成されている第1の端子部の先端と他側に形成されている第2の端子部の先端との間隔に比して、前記第1の端子部が接続される配線パターンの前記幅狭部の基端と前記第2の端子部が接続される配線パターンの前記幅狭部の基端との間隔が広く設定してあることを特徴とする表面実装部品の実装構造。

【請求項4】 請求項1～3のいずれかの記載において、前記絶縁性基板が可撓性を有するフィルム基板であることを特徴とする表面実装部品の実装構造。

【請求項5】 請求項1～4のいずれかの記載において、前記表面実装部品と前記導電性接着剤を絶縁性の合成樹脂にて被覆したことを特徴とする表面実装部品の実装構造。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、フィルム基板等の絶縁性基板上に形成された導電性ペーストからなる配線パターンのランド部上に、導電性接着剤を介してチップ抵抗やチップLED等の表面実装部品を実装するのに好適な実装構造に関する。

【0002】

【従来の技術】絶縁性基板の配線パターン上にチップ抵抗やチップLEDなどの表面実装部品を実装する際に用いられる従来技術を図12と図13を参照しつつ説明すると、図12は配線パターンのランド部近傍を示す平面図、図13はチップ部品を実装した状態を示す断面図である。

【0003】この場合、実装対象となる電子部品が本体両側に一対の電極（端子部）1a、1bを有するチップ部品1であるとする、合成樹脂製の絶縁性基板2上には少なくとも、導電性ペーストを印刷して端部（ランド部）3a、4aどうしを対向させた2つの配線パターン3、4が形成される。そして、各ランド部3a、4a上、もしくはその周縁部をも含んだ領域に導電性接着剤

5を印刷した後、一対の電極1a、1bがそれぞれランド部3a、4a上に配置されるように位置合わせしてチップ部品1を絶縁性基板2上に搭載し、しかる後、加熱乾燥して導電性接着剤5を硬化させる。こうすることにより、チップ部品1の一対の電極1a、1bをそれぞれ導電性接着剤5を介して配線パターン3、4のランド部3a、4aと電氣的かつ機械的に接続することができ

【0004】

【発明が解決しようとする課題】しかしながら、導電性フィラーが多く含まれている導電性ペーストを印刷形成してなる配線パターン3、4は、絶縁性基板2に対する接着強度がさほど大きくはないので、上述した従来技術において、特に絶縁性基板2がフィルム基板のような可撓性を有する場合には、配線パターン3、4の端部等が絶縁性基板2から剥がれてしまう虞があった。すなわち、周知のように導電性ペーストは、銀やカーボン等の導電性フィラーの割合が高い分、バインダ樹脂の割合が低いので、例えば導電性フィラーが比較的少ない導電性接着剤5などと比べると接着強度はかなり劣り、絶縁性基板2を大きく撓ませた場合などに配線パターン3、4の剥離が懸念される。なお、導電性フィラーとバインダ樹脂の配合比は、配線パターン用の導電性ペーストの場合、導電性フィラーが30～60vol%程度であり、一方、導電性接着剤の場合、導電性フィラーが10～30vol%程度である。

【0005】また、近年、電極1a、1bの先端どうしの間隔（全長）が極めて小なるチップ部品1を、対向間隔が極めて狭いランド部3a、4aに接続させるという高精度な表面実装も行われるようになってきているが、上述した従来技術ではこのような場合、配線パターン3、4や導電性接着剤5の印刷位置の僅かなずれによって、ランド部3a（もしくは4a）と導通関係にある導電性接着剤5が本来非接触であるべきランド部4a（もしくは3a）に接触してショートしやすくなるという問題があった。

【0006】

【課題を解決するための手段】本発明は、絶縁性基板上に印刷形成される配線パターンに、そのランド部を含む領域に塗布される導電性接着剤と絶縁性基板との接触面積を増大させる切欠き部を設け、切欠き部に塗布される導電性接着剤の大きな接着力を利用して配線パターンの剥離を防止するようにした。

【0007】

【発明の実施の形態】本発明による表面実装部品の実装構造では、合成樹脂製の絶縁性基板上に導電性ペーストを印刷形成してなる複数の配線パターンの端部どうしが、所定の間隔を存して配置されたランド部となっており、これらのランド部上に、前記導電性ペーストよりも導電性フィラーの混入率が低い導電性接着剤を介して、

表面実装部品の端子部を電氣的かつ機械的に接続する実装構造において、前記配線パターンに前記ランド部と隣接する切欠き部を設け、この切欠き部を前記導電性接着剤の塗布領域に含ませる構成とした。

【0008】このような実装構造を採用すると、前記切欠き部に塗布される導電性接着剤を絶縁性基板に接着させることができるため、接着力の強い導電性接着剤と絶縁性基板との接触面積が増大する。したがって、絶縁性基板が可撓性を有するフィルム基板であっても、配線パターンのランド部近傍が該絶縁性基板から剥離する可能性は低くなり、製造歩留まりや信頼性が向上する。

【0009】また、前記配線パターンの端部に該配線パターンのパターン幅よりも狭い幅狭部を設け、この幅狭部を前記ランド部となせば、前記切欠き部に相当する面積分だけランド部が小さくなるので、配線パターンや導電性接着剤の印刷位置が多少ずれたとしても、非接触であるべきランド部と導電性接着剤とがショートする可能性は低くなる。

【0010】また、前記表面実装部品および前記導電性接着剤を絶縁性の合成樹脂にて被覆してやれば、配線パターンのランド部近傍をより確実に絶縁性基板に固着させることができるとともに、表面実装部品の取付強度を大幅に向上させることができる。

【0011】

【実施例】実施例について図面を参照して説明すると、図1ないし図6は本発明の第1実施例を工程順に示したもので、図1は配線パターンのランド部形状を示す平面図、図2は図1に示す実装領域の周囲にレジスト層を印刷形成した状態の平面図、図3は図2に示すランド部上とその近傍に導電性接着剤を印刷形成した状態の平面図、図4は図3に示す導電性接着剤上にチップ部品の電極を載せて加熱乾燥させた実装状態の平面図、図5は図4に示す実装状態の断面図、図6は図5に示すチップ部品および導電性接着剤を補強用樹脂で被覆した状態の断面図であり、従来技術の説明に用いた図12、13と対応する部分には同一符号が付してある。

【0012】図1～図6は、本体両側に一對の電極（端子部）1a、1bを有するチップ抵抗やチップLED等のチップ部品1を、絶縁性基板（フィルム基板）2上に実装する場合の手順を示したものである。すなわち、まず図1に示すように、ポリエステルフィルム等からなる絶縁性のフィルム基板2に対して、銀あるいは銀とカーボンを導電性フィラーとして混入している導電性ペーストを所定形状にスクリーン印刷し、これを焼成することにより、少なくとも端部（ランド部）3a、4aどうしを対向させた2つの配線パターン3、4を形成する。これらの配線パターン3、4は、相対向する端部にパターン幅よりも狭い幅狭なランド部3a、4aが設けられているので、各ランド部3a、4aの幅方向両側が切欠き部3b、4bとなっており、これらの切欠き部3b、4bを

後述する導電性接着剤5の塗布領域に含ませている。

【0013】なお、前記導電性ペーストは、エステル系などの有機溶剤に、エポキシ系樹脂やポリエステル系樹脂、ポリウレタン系樹脂などからなるバインダ樹脂と、前記導電性フィラーとを混入してなる公知のもので、前記焼成工程により前記溶剤が揮発して乾燥し、配線パターン3、4等が形成される。また、この種の導電性ペーストにおける導電性フィラーとバインダ樹脂の配合比は、配線パターン3、4の導電性を良くするため導電性フィラーが30～60vol%程度と比較的高くなっている。

【0014】次に、図2に示すように、部品実装領域などを除いて、塩化ビニル系樹脂やその共重合体等の熱可塑性樹脂などからなる絶縁性ペーストをスクリーン印刷し、これを加熱することにより、主に配線パターン3、4等を保護するための第1のレジスト層（下層）6を形成し、さらに同様の手法で、部品実装領域を囲むような円環状の第2のレジスト層（上層）7を形成する。なお、この第2のレジスト層7は、後述する補強用樹脂8が外部へ流れ出さないようにするためのものである。

【0015】この後、図3に示すように、配線パターン3、4のランド部3a、4a上と、各ランド部3a、4aの周囲で切欠き部3b、4bを含む領域に、導電性接着剤5を印刷する。なお、この導電性接着剤5は、前記導電性ペーストと同じく、溶剤にバインダ樹脂と導電性フィラーとを混入してなる公知のもので、その導電性フィラーとバインダ樹脂の配合比は、導電性フィラーが10～30vol%程度である。

【0016】次いで、図4、5に示すように、一對の電極1a、1bをそれぞれ、ランド部3a側の導電性接着剤5上とランド部4a側の導電性接着剤5上に載せた状態で、チップ部品1をフィルム基板2上に搭載した後、加熱乾燥して導電性接着剤5を硬化させる。こうすることにより、チップ部品1の一對の電極1a、1bをそれぞれ、導電性接着剤5を介して、配線パターン3、4のランド部3a、4aと電氣的かつ機械的に接続させることができる。なお、厳密には、電極1a、1bは断面図に現れないものであるが、理解をしやすいするために、図5では電極1a、1bに相当する部分を破線にて示した。

【0017】しかる後、図6に示すように、チップ部品1の本体および電極接続部や導電性接着剤5を被覆するため、例えば、紫外線硬化型の補強用樹脂8をディスペンサーにて塗布し、紫外線を照射してこれを硬化させる。この補強用樹脂8は、具体的には、ポリエステル系樹脂等に開始剤や増感剤等を加えてなる絶縁性の紫外線硬化型樹脂であって、前述したように第2のレジスト層7が円環状の突堤として機能するため、塗布時に不所望領域（例えば、近接して設けられた図示せぬ接点領域）へ流れ出す心配はない。

【0018】このような手順でチップ部品1を実装すると、配線パターン3、4の切欠き部3b、4bに塗布される導電性接着剤5をフィルム基板2に接着させることができるため、接着力の強い導電性接着剤5とフィルム基板2との接触面積が増大する。したがって、フィルム基板2を大きく撓ませたとしても、配線パターン3、4のランド部3a、4a近傍がフィルム基板2から剥離する可能性は低く、製造歩留まりや信頼性が向上する。特に本実施例の場合、チップ部品1の一侧に形成されている電極1aの先端と他側に形成されている電極1bの先端との間隔L2に比して、電極1aが接続されるランド部3aの基端と電極1bが接続されるランド部4aの基端との間隔L1が広く設定してあるので（図3、4参照）、フィルム基板2に対する導電性接着剤5の接触面積が広くなり、強い接着力が期待できる。

【0019】また、本実施例では配線パターン3、4の端部にパターン幅よりも狭い幅狭部を設け、この幅狭部をランド部3a、4aとなしているため、切欠き部3b、4bに相当する面積分だけランド部3a、4aが小さくなっている。そのため、配線パターン3、4や導電性接着剤5の印刷位置が多少ずれたとしても、ランド部3a（もしくは4a）と導通関係にある導電性接着剤5が本来非接触であるべきランド部4a（もしくは3a）に接触してしまう可能性が低く、実装部品の小型化に伴いランド部3a、4aの間隔が狭まった場合にも印刷ずれに起因するショートが起こりにくくなっている。なお、チップ部品1の搭載位置が多少ずれても電気的な接続に支障をきたさないようにするため、幅狭なランド部3a、4aはそれぞれ配線パターン3、4の幅方向中央部に突出形成しておくことが好ましいが、ランド部形状は本実施例に限定されるものではなく、例えば図7（ア）に示すように、ランド部3a、4aを略T字形に形成してもよい。また、チップ部品1の搭載位置に特に高い精度が要求されない場合には、図7（イ）に示すように、ランド部3a、4aを配線パターン3、4の幅方向片側へずらして突出形成しても差し支えない。

【0020】また、本実施例では、チップ部品1の本体および電極接続部や導電性接着剤5が絶縁性の補強用樹脂8にて被覆してあるので、配線パターン3、4のランド部3a、4a近傍が一層確実にフィルム基板2に固着され、より高い剥離防止効果を期待できる、さらに、この補強用樹脂8によりチップ部品1の取付強度も大幅に向上できる。なお、この補強用樹脂8はチップ部品1を完全に覆っている必要はない。

【0021】図8ないし図11は本発明の第2実施例を工程順に示したもので、図8は配線パターンのランド部形状およびレジスト層を示す平面図、図9は図8に示すランド部上とその近傍に導電性接着剤を印刷形成した状態の平面図、図10は図9に示す導電性接着剤上に表面実装部品の3本の端子を載せて加熱乾燥させた実装状態

の平面図、図11は図10に示す実装状態の断面図であり、図1ないし図6と対応する部分には同一符号が付してある。

【0022】この第2実施例は、3本の端子10a、10b、10cを有するチップLEDやトランジスタ等の表面実装部品10を絶縁性基板（フィルム基板）2上に実装した場合であり、基本的な作業工程は前記第1実施例と同じである。

【0023】すなわち、まず図8に示すように、フィルム基板2上に少なくとも3つの配線パターン11、12、13を印刷形成し、その切欠き部11b、12b、13bによって幅狭となしたランド部11a、12a、13aを実装領域の所定位置に配置させ、さらに第1および第2のレジスト層6、7を印刷形成する。次いで図9に示すように、各ランド部11a、12a、13a上と、その周囲で切欠き部11b、12b、13bを含む領域に導電性接着剤5を印刷する。そして図10、11に示すように、3本の端子10a、10b、10cをそれぞれ、ランド部11a側の導電性接着剤5上と、ランド部12a側の導電性接着剤5上と、ランド部13a側の導電性接着剤5上とに載せた状態で、表面実装部品10をフィルム基板2上に搭載した後、加熱乾燥して導電性接着剤5を硬化させる。これにより、表面実装部品10の3本の端子10a～10cをそれぞれ導電性接着剤5を介して配線パターン11～13のランド部11a～13aと電気的かつ機械的に接続させることができる。

【0024】なお、この第2実施例においても前記第1実施例と同様に、表面実装部品10の一侧に形成されている端子10aの先端と他側に形成されている端子10b、10cの先端との間隔L4に比して、端子10aが接続されるランド部11aの基端と端子10b、10cが接続されるランド部12a、13aの基端との間隔L3が広く設定してあるので（図8、10参照）、フィルム基板2に対する導電性接着剤5の接触面積が広くなり、強い接着力が期待できる。また、特に図示はしていないが、図10、11に示す状態で、表面実装部品10および導電性接着剤5は前記第1実施例と同じく絶縁性の補強用樹脂（紫外線硬化型樹脂等）にて被覆されている。

【0025】

【発明の効果】本発明は以上説明したような形態で実施され、以下に記載されるような効果を奏する。

【0026】合成樹脂製の絶縁性基板上に導電性ペーストを印刷形成してなる複数の配線パターンの端部どうしが、所定の間隔を存して配置されたランド部となっており、これらのランド部上に、前記導電性ペーストよりも導電性フィラーの混入率が低い導電性接着剤を介して、表面実装部品の端子部を電気的かつ機械的に接続する実装構造において、前記配線パターンに前記ランド部と隣接する切欠き部を設け、この切欠き部を前記導電性接着

剤の塗布領域に含ませると、接着力の強い導電性接着剤と絶縁性基板との接触面積が増大し、フィルム基板のように大きく撓む絶縁性基板であっても、配線パターンのランド部近傍が該絶縁性基板から剥離しにくくなり、製造歩留まりや信頼性が向上する。

【0027】また、配線パターンの端部にパターン幅よりも狭い幅狭部を設け、この幅狭部をランド部となせば、前記切欠き部に相当する面積分だけランド部が小さくなるので、配線パターンや導電性接着剤の印刷位置が多少ずれたとしても、非接触であるべきランド部と導電性接着剤とがショートする可能性が低くなる。

【0028】また、表面実装部品および導電性接着剤を絶縁性の合成樹脂にて被覆してやれば、配線パターンのランド部近傍をより確実に絶縁性基板に固着させることができることともに、表面実装部品の取付強度を大幅に向上させることができる。

【図面の簡単な説明】

【図1】本発明の第1実施例に係る配線パターンのランド部形状を示す平面図である。

【図2】図1に示す実装領域の周囲にレジスト層を印刷形成した状態の平面図である。

【図3】図2に示すランド部上とその近傍に導電性接着剤を印刷形成した状態の平面図である。

【図4】図3に示す導電性接着剤上にチップ部品の電極を載せて加熱乾燥させた実装状態の平面図である。

【図5】図4に示す実装状態の断面図である。

【図6】図5に示すチップ部品および導電性接着剤を補

強用樹脂で被覆した状態の断面図である。

【図7】本発明の第1実施例におけるランド部形状の変形例である。

【図8】本発明の第2実施例に係る配線パターンのランド部形状およびレジスト層を示す平面図である。

【図9】図8に示すランド部上とその近傍に導電性接着剤を印刷形成した状態の平面図である。

【図10】図9に示す導電性接着剤上に表面実装部品の3本の端子を載せて加熱乾燥させた実装状態の平面図である。

【図11】図10に示す実装状態の断面図である。

【図12】従来技術に係る配線パターンのランド部近傍を示す平面図である。

【図13】図12に示す実装領域にチップ部品を実装した状態を示す断面図である。

【符号の説明】

1, 10 表面実装部品（チップ部品）

1a, 1b 電極（端子部）

2 絶縁性基板（フィルム基板）

3, 4, 11, 12, 13 配線パターン

3a, 4a, 11a, 12a, 13a ランド部

3b, 4b, 11b, 12b, 13b 切欠き部

5 導電性接着剤

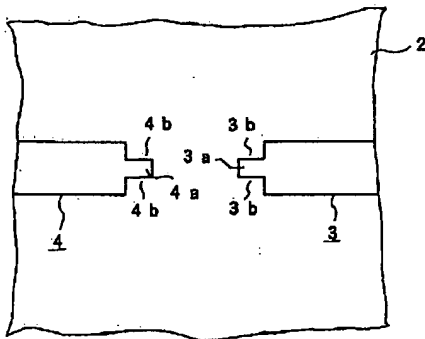
6, 7 レジスト層

8 補強用樹脂

10a, 10b, 10c 端子

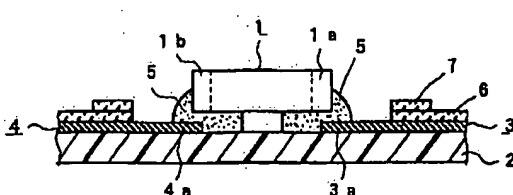
【図1】

【図1】



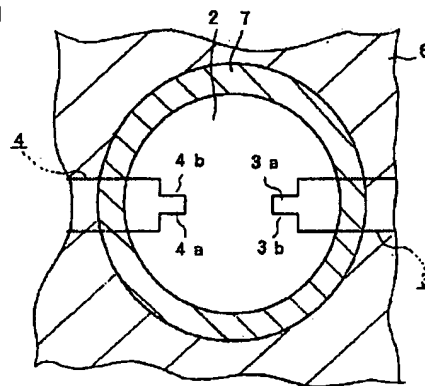
【図5】

【図5】



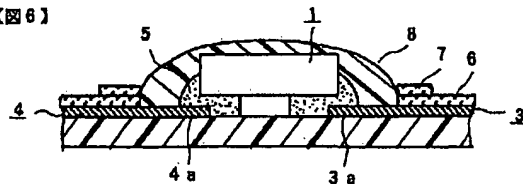
【図2】

【図2】



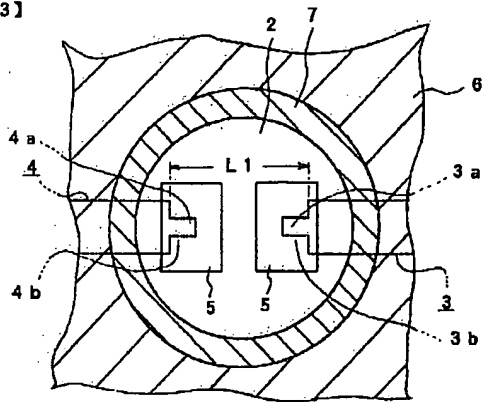
【図6】

【図6】



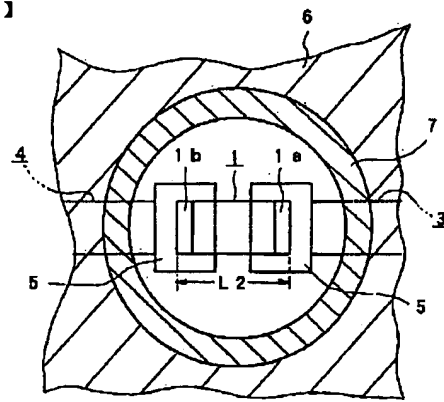
【図3】

【図3】



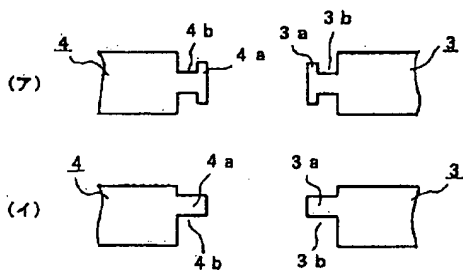
【図4】

【図4】



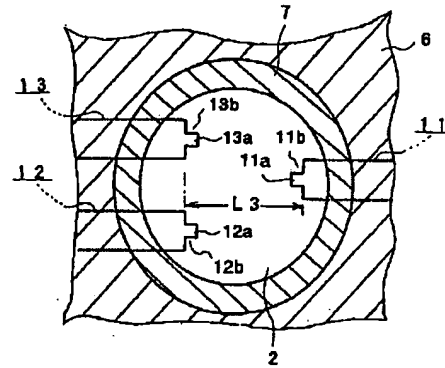
【図7】

【図7】



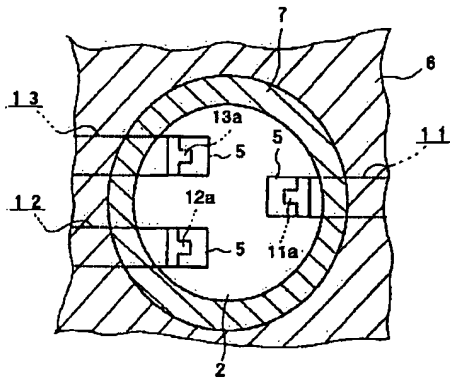
【図8】

【図8】



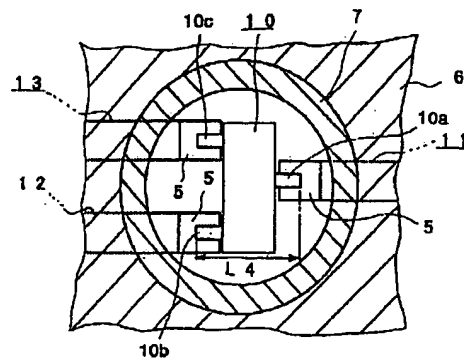
【図9】

【図9】



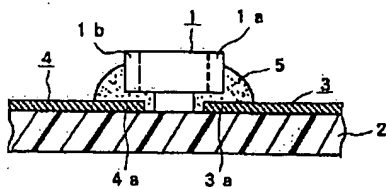
【図10】

【図10】



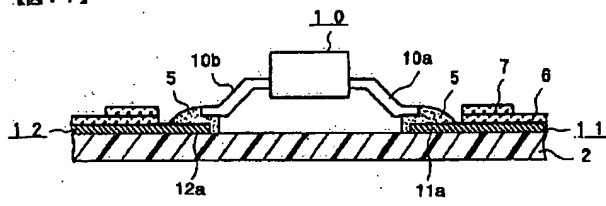
【図13】

【図13】



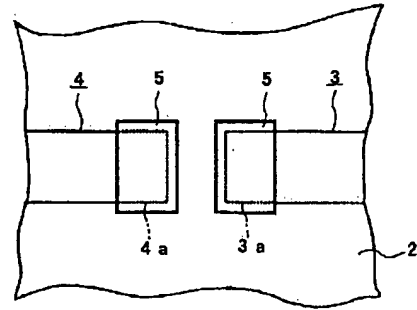
【図11】

【図11】



【図12】

【図12】



フロントページの続き

(51)Int. Cl.⁶

H05K 3/28

識別記号

F I

H05K 3/28

B